

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DIALOG(R)File 352:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.
010300882 **Image available**

WPI Acc No: 1995-202142/199527

XRAM Acc No: C95-093366

XRPX Acc No: N95-158803

Polycrystalline silicon photoelectric transducer - comprises metal-level silicon, metal oxide on the silicon, and polycrystalline silicon on the metal oxide
Patent Assignee: CANON KK (CANO); NISHIDA S (NISH-I)

Inventor: NISHIDA S

Number of Countries: 009 Number of Patents: 006

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 656664	A1	19950607	EP 94118764	A	19941129	199527 B
JP 7211931	A	19950811	JP 94291407	A	19941125	199541
US 5575862	A	19961119	US 94352034	A	19941130	199701
EP 656664	B1	19980722	EP 94118764	A	19941129	199833
DE 69411861	E	19980827	DE 611861	A	19941129	199840
			EP 94118764	A	19941129	
ES 2122132	T3	19981216	EP 94118764	A	19941129	199906

Priority Applications (No Type Date): JP 94291407 A 19941125; JP 93299818 A 19931130

Cited Patents: 05Jnl.Ref; GB 2047955; JP 1311511; JP 4133356; JP 58061681; JP 59121829

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
EP 656664	A1	E 19	H01L-031/18	
Designated States (Regional): CH DE ES FR GB IT LI				
JP 7211931	A	9	H01L-031/04	
US 5575862	A	13	H01L-031/06	
EP 656664	B1	E	H01L-031/18	
Designated States (Regional): CH DE ES FR GB IT LI				
DE 69411861	E		H01L-031/18	Based on patent EP 656664
ES 2122132	T3		H01L-031/18	Based on patent EP 656664

Abstract (Basic): EP 656664 A

Photoelectric transducer comprises a metal-level silicon, a metal oxide on the metal-level silicon, and a polycrystalline silicon on the metal oxide. Also claimed is a process for producing a photoelectric transducer, comprising the steps of: (1) forming a metal oxide on a metal-level silicon; (2) forming a silicon film on the metal oxide, and (3) crystallising the silicon film to form a polycrystalline silicon.

ADVANTAGE - The crystals have a large grain size and good quality. Dwg.1/5

Title Terms: POLYCRYSTALLINE; SILICON; PHOTOELECTRIC; TRANSDUCER; COMPRISE;METAL; LEVEL; SILICON; METAL; OXIDE; SILICON; POLYCRYSTALLINE; SILICON; METAL; OXIDE

Derwent Class: L03; U12; X15

International Patent Class (Main): H01L-031/04; H01L-031/06; H01L-031/18

International Patent Class (Additional): H01L-021/20; H01L-031/0368; H01L-031/072

File Segment: CPI; EPI

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

04919331 **Image available**

PHOTOELECTRIC CONVERSION ELEMENT AND ITS MANUFACTURE

PUB. NO.: **07-211931** [JP 7211931 A]

PUBLISHED: August 11, 1995 (19950811)

INVENTOR(s): NISHIDA AKIYUKI

APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 06-291407 [JP 94291407]

FILED: November 25, 1994 (19941125)

INTL CLASS: [6] H01L-031/04; H01L-021/20

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 35.1 (NEW
ENERGY SOURCES -- Solar Heat)

JAPIO KEYWORD: R096 (ELECTRONIC MATERIALS -- Glass Conductors)

ABSTRACT

PURPOSE: To form a polycrystalline silicon layer composed of silicon crystals having a large grain size by depositing polycrystalline silicon on a metal oxide formed on a metal-grade silicon substrate.

CONSTITUTION: A ZnO film having a thickness of 2 μ m is formed as a metal oxide layer 102 on the surface of a metallic Si substrate 101 having a thickness of 0.5mm by the sputtering method and an n-type Si layer 103 is deposited on the layer 102 by 20 μ m in thickness by using a vacuum evaporation device. The maximum temperature and duration which are important to the crystallinity of a polycrystalline Si layer when an Si layer is recrystallized are respectively 1,410-1,450 deg.C and 5-120 seconds, and the temperature-lowering rate which is important to the crystallinity when molten Si is solidified is 0.1-5 deg.C/sec. Based on the above, the Si layer 103 is melted and recrystallized by irradiating the layer 103 with light from a halogen lamp after depositing an NSG film as a cap layer 104 having a thickness of 2 μ m on the surface of the layer 103 formed on the metallic Si substrate 101. When the Si layer 103 deposited on the metal-grade Si substrate and metal oxide is melted and recrystallized by heating the layer with the halogen lamp, an Si layer having a large grain size can be formed.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-211931

(43) 公開日 平成7年(1995)8月11日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 31/04 21/20		8418-4M 7376-4M 7376-4M 7376-4M	H 0 1 L 31/ 04	A H X
審査請求 未請求 請求項の数39 O L (全 9 頁)				

(21) 出願番号 特願平6-291407

(22) 出願日 平成6年(1994)11月25日

(31) 優先権主張番号 特願平5-299818

(32) 優先日 平5(1993)11月30日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 西田 彰志

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

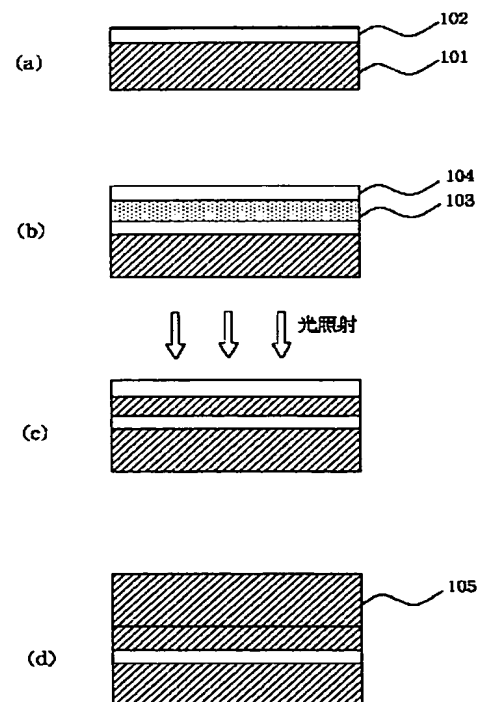
(74) 代理人 弁理士 福森 久夫

(54) 【発明の名称】 光電変換素子及びその製造方法

(57) 【要約】

【目的】 本発明は、低コスト基板である金属級Si基板上に大粒径の多結晶半導体層を成長させた安価な薄膜多結晶シリコン太陽電池及びその製造方法を提供することを目的とする。

【構成】 薄膜多結晶シリコン太陽電池は、金属級Si基体上に、金属酸化物層と、該金属酸化物層の上に多結晶Si層とが積層されていることを特徴とする。また、多結晶シリコン太陽電池の製造方法は、i) 金属級Si基体上に金属酸化物層を堆積する工程と、ii) 該金属酸化物層の表面にSi層を堆積する工程と、iii) 該Si層の表面にキャップ層を堆積して該キャップ層の上方から加熱により前記Si層を熔融し、固化させて多結晶Si層を形成する工程と、iv) 前記キャップ層を除去し、前記多結晶Si層表面に半導体接合を形成する工程と、を含むことを特徴とする。



【特許請求の範囲】

【請求項 1】 金属級シリコンと、該金属級シリコン上に金属酸化物と、該金属酸化物上に多結晶シリコンと、を有することを特徴とする光電変換素子。

【請求項 2】 前記金属級シリコンの不純物濃度が $1 \text{ ppm} \sim 2 \%$ の範囲であることを特徴とする請求項 1 記載の光電変換素子。

【請求項 3】 前記金属酸化物が ZnO 、 NiO 、 V_2O_3 から選択される少なくとも一つであることを特徴とする請求項 1 記載の光電変換素子。

【請求項 4】 前記金属酸化物の比抵抗が $10^{-3} \sim 1 \Omega \cdot \text{cm}$ であることを特徴とする請求項 1 記載の光電変換素子。

【請求項 5】 前記金属酸化物の膜厚が $0.5 \sim 10 \mu\text{m}$ であることを特徴とする請求項 1 記載の光電変換素子。

【請求項 6】 前記多結晶シリコンの膜厚が $10 \sim 200 \mu\text{m}$ であることを特徴とする請求項 1 記載の光電変換素子。

【請求項 7】 前記多結晶シリコンに半導体接合を有することを特徴とする請求項 1 記載の光電変換素子。

【請求項 8】 前記半導体接合が pn 接合であることを特徴とする請求項 7 記載の光電変換素子。

【請求項 9】 前記多結晶シリコンの結晶粒径が約数百 μm ～数 mm であることを特徴とする請求項 1 記載の光電変換素子。

【請求項 10】 前記多結晶シリコン上に非単結晶半導体を有することを特徴とする請求項 1 記載の光電変換素子。

【請求項 11】 前記非単結晶半導体が微結晶半導体であることを特徴とする請求項 10 記載の光電変換素子。

【請求項 12】 多結晶シリコン光電変換素子の製造方法であって、金属級シリコン上に金属酸化物を形成する工程と、該金属酸化物上にシリコン膜を形成させる工程と、前記シリコン膜を結晶化させて多結晶シリコンを形成させる工程と、を有することを特徴とする光電変換素子の製造方法。

【請求項 13】 前記結晶化を熱エネルギーによって行うことを特徴とする請求項 12 記載の光電変換素子の製造方法。

【請求項 14】 前記熱エネルギーがランプ加熱により供給されることを特徴とする請求項 13 記載の光電変換素子の製造方法。

【請求項 15】 前記熱の供給方向がシリコン膜側から供給されることを特徴とする請求項 13 記載の光電変換素子の製造方法。

【請求項 16】 前記熱エネルギーの供給がシリコン膜側からの熱エネルギーと、シリコン膜側よりも熱エネルギーが小さく金属級シリコン側から供給される熱エネル

ギーによって供給されることを特徴とする請求項 13 記載の光電変換素子の製造方法。

【請求項 17】 前記多結晶シリコンに半導体接合を形成させることを特徴とする請求項 12 記載の光電変換素子の製造方法。

【請求項 18】 前記多結晶シリコン上に非単結晶半導体を形成させることを特徴とする請求項 12 記載の光電変換素子の製造方法。

【請求項 19】 前記非単結晶半導体が微結晶であることを特徴とする請求項 18 記載の光電変換素子の製造方法。

【請求項 20】 前記半導体接合は、前記多結晶シリコン中に不純物を導入することによって形成することを特徴とする請求項 17 記載の光電変換素子の製造方法。

【請求項 21】 前記半導体接合は、前記多結晶シリコン上に不純物含有の半導体層を有することによって形成することを特徴とする請求項 17 記載の光電変換素子の製造方法。

【請求項 22】 前記半導体が非単結晶であることを特徴とする請求項 21 記載の光電変換素子の製造方法。

【請求項 23】 前記非単結晶が微結晶であることを特徴とする請求項 21 記載の光電変換素子の製造方法。

【請求項 24】 前記シリコン膜上にキャップ層を形成させる工程と、前記結晶化工程後にキャップ層を除去させることを特徴とする請求項 12 記載の光電変換素子の製造方法。

【請求項 25】 前記キャップ層除去後に結晶成長法によって前記多結晶シリコンを更に厚くすることを特徴とする請求項 24 記載の光電変換素子の製造方法。

【請求項 26】 前記結晶成長法が液相成長法であることを特徴とする請求項 25 記載の光電変換素子の製造方法。

【請求項 27】 前記液相成長法が溶媒に Sn 、溶質に Si を用いることを特徴とする請求項 26 記載の光電変換素子の製造方法。

【請求項 28】 前記キャップ層が NSG 、 PSG 、 BSG 、 Si_3N_4 、 ZnO から選択される少なくとも一つを用いた請求項 24 に記載の光電変換素子の製造方法。

【請求項 29】 前記キャップ層が $1 \sim 5 \mu\text{m}$ の膜厚を有することを特徴とする請求項 24 に記載の光電変換素子の製造方法。

【請求項 30】 前記結晶化工程時の熱エネルギーを $0.1 \sim 5^\circ\text{C}/\text{分}$ の降温速度に制御することを特徴とする請求項 13 記載の光電変換素子の製造方法。

【請求項 31】 前記液相成長時の成長温度を $850^\circ\text{C} \sim 1050^\circ\text{C}$ で行うことを特徴とする請求項 26 記載の光電変換素子の製造方法。

【請求項 32】 前記金属級シリコンの不純物濃度が $1 \text{ ppm} \sim 2 \%$ の範囲であることを特徴とする請求項 12 記載の光電変換素子の製造方法。

【請求項 3 3】 前記金属酸化物が ZnO , NiO , V_2O_3 から選択される少なくとも一つであることを特徴とする請求項 1 2 記載の光電変換素子の製造方法。

【請求項 3 4】 前記金属酸化物の比抵抗が $10^{-3} \sim 1 \Omega \cdot cm$ であることを特徴とする請求項 1 2 記載の光電変換素子の製造方法。

【請求項 3 5】 前記金属酸化物の膜厚が $0.5 \sim 10 \mu m$ であることを特徴とする請求項 1 2 記載の光電変換素子の製造方法。

【請求項 3 6】 前記多結晶シリコンの膜厚が $10 \sim 200 \mu m$ であることを特徴とする請求項 1 2 記載の光電変換素子の製造方法。

【請求項 3 7】 前記半導体接合が pn 接合であることを特徴とする請求項 1 7 記載の光電変換素子の製造方法。

【請求項 3 8】 前記多結晶シリコンと、該多結晶シリコン上に形成された前記非単結晶とにより pn 接合を形成させることを特徴とする請求項 1 8 記載の光電変換素子の製造方法。

【請求項 3 9】 前記多結晶シリコンの結晶粒径が数百 μm ～数 mm オーダであることを特徴とする請求項 1 2 記載の光電変換素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、多結晶シリコン光電変換素子およびその製造方法に係わり、特にエネルギー変換効率が良好な光電変換素子およびその製造方法に関する。

【0002】

【従来の技術】 各種機器の駆動エネルギー源や商用電力と系統連結させる電源として、光電変換素子としての太陽電池が広く研究されている。

【0003】 太陽電池は機能部分に pn 接合を用いており、該 pn 接合を構成する半導体としては一般に Si が用いられている。光エネルギーを起電力に変換する効率の点からは、単結晶 Si を用いるのが好ましいが、大面積化および低コスト化の点からはアモルファス Si 系が有利とされている。近年においては、アモルファス Si 系なみの低コストと単結晶 Si なみの高エネルギー変換効率とを得る目的で多結晶 Si の使用が検討されている。ところが、従来提案されている方法では塊状の多結晶をスライスして板状体としこれを用いていたために厚さを $0.3mm$ 以下にすることは困難であった。従って、光量を十分に吸収するのに必要以上の厚さとなってしまう、この点で材料の有効利用が十分ではなかった。即ちコストを下げるためには十分な薄型化が必要である。

【0004】 そこで、化学的気相成長法 (CVD) 等の薄膜形成技術を用いて多結晶 Si の薄膜を形成する試みがなされているが、結晶粒径が形成された膜厚と同等で

あり、せいぜい百分の数ミクロン～数十ミクロン程度にしかならず、塊状多結晶 Si スライス法の場合に比べてもエネルギー変換効率が低いのが現状である。

【0005】 そこで、多結晶 Si 薄膜にレーザ光を照射し熔融再結晶化させて結晶粒径を大きくするという試みもなされているが、低コスト化が十分でなく、また安定した製造も困難である。

【0006】 一方、帯域熔融再結晶化 (ZMR) により低コスト基板上に太陽光を吸収するに十分な厚さの結晶 Si 膜を形成する方法が提案されている (濱本 哲、川端清司、出口 幹雄、直本 英郎、森川 浩昭、松野 吉徳、板垣 卓士、佐々木肇、石原 隆、隈部 久雄、“多結晶 Si 薄膜太陽電池における結晶欠陥と太陽電池特性”、第 3 回「高効率太陽電池」ワークショップ、富山 (1992))。

【0007】 上述の方法によって形成された太陽電池の断面図を図 6 に示す。低純度の安価な基板である金属級 Si 基板 602 上に不純物ストッパーとして絶縁層 (SiO_2) 603、 $poly-Si$ 膜、 SiO_2 キャップ層を順次形成し、これを帯域熔融再結晶化 (ZMR) 法により $poly-Si$ 膜の粒径拡大を行う。キャップ層を除去した後、この $poly-Si$ 膜上に、常圧 CVD により Si のエピタキシャル成長を行う。これにより、膜厚約 $50 \mu m$ 、粒径数 mm ～数 cm の多結晶 Si 薄膜を形成する。この上に拡散により pn 接合 604 を形成し、さらに、反射防止膜 605、表面電極 606 を形成して表面側に多結晶 Si 薄膜セルを作製する。その後、 Si 基板、さらに SiO_2 絶縁層をエッチングにより表面から選択的に除去し、多結晶 Si 薄膜の裏面を露出させ、この上に裏面電極 601 を形成する。

【0008】 以上の工程により多結晶 Si 薄膜太陽電池を作製する。

【0009】 しかしながら、この方法によって形成された多結晶 Si 薄膜太陽電池による変換効率は、高変換効率としては、さらに改善すべき問題点を有していた。さらにこの方法では多結晶 Si 層と基板との間に SiO_2 膜が存在するために電氣的に絶縁されてしまい、そのため基板裏面側からエッチバックを行い、 SiO_2 膜に到達したところでさらに SiO_2 膜を除去して多結晶 Si 層の裏面を露出し、その上に電極材料を蒸着して導通をとる必要があるため、工程が複雑になるという問題点があった。

【0010】

【発明が解決しようとする課題】 本発明は上記従来技術の持つ課題を解決し、粒径が大きくかつ良質な多結晶 Si 太陽電池およびその製造方法を提供するものである。

【0011】

【課題を解決するための手段】 本発明の構成は、金属級シリコンと、該金属級シリコン (以下金属級 Si と呼ぶ) に金属酸化物と、該金属酸化物上に多結晶シリコン

(以下多結晶Siと呼ぶ)と、を有することを特徴とする光電変換素子である。

【0012】また、多結晶シリコン光電変換素子の製造方法であって、金属級シリコン上に金属酸化物を形成する工程と、該金属酸化物上にシリコン膜を形成させる工程と、前記シリコン膜を結晶化させて多結晶シリコンを形成させる工程と、を有することを特徴とする光電変換素子の製造方法である。

【0013】これらにより、特性が良好であり、簡便に形成できる多結晶光電変換素子及びその製造方法とすることができる。

【0014】

【作用】本発明の作用を図1を参照して説明する。

【0015】本発明の主要な技術は、図1に示されるように、(a)金属級Si基板上にスパッタ等の手法により金属酸化物を堆積した後、(b)その上にCVD法等によりSi層を形成し、さらにその上にCVD法等によりNSG(Non-doped Silicate glass)等のキャップ層を堆積する。(c)上方からランプ照射によりSi層を加熱して熔融し、再結晶化させて粒径を拡大させ、

(d)さらに必要に応じてキャップ層除去後、液相成長法等により再結晶化Si層の厚みを増加させることである。

【0016】本発明者は、ZnO等の金属酸化物上に堆積したSi層をランプ加熱して再結晶化させることで、膜質が良好で大粒径の多結晶Si層が形成できることを見出し、本発明の完成に至った。

【0017】これは、上述の(c)工程による再結晶化時に、Si層と、金属酸化物層及び金属酸化物層と金属級Si基板との熱膨張係数の差があまりないため、再結晶化後の多結晶Si層及び金属級Si基板にかかるストレスは、ほとんど問題にならず、良好な多結晶Si及び良好な電気的特性が得られると考えられる。

【0018】また、(a)の工程で、金属酸化物(ZnO等の導電性のある金属酸化物を)を用いることで再結晶化Si層と下地金属級Si基板との間の電氣的導通が図られ、SiO₂膜を用いたときのように基板のエッチバックを行うといった時間のかかる面倒な工程が不要となる。

【0019】以下に本発明について詳述する。

【0020】基板101

本発明に使用される基板101は、電氣的導通が図れ、Si半導体と熱膨張係数がほぼ同一であり、低純度、具体的には、不純物元素を1ppm乃至2%含む金属級Siが安価で比較的容易に用いられる。

【0021】金属酸化物層102

本発明に使用される金属酸化物としては融点がSiのそれよりも高く、導電性のあるものが選ばれ、例えばZnO、NiO、V₂O₃等が用いられ、中でもZnOは取扱い易さやSiとの熱膨張係数の差が小さくストレスが生

じにくい点で好適である。金属酸化物層102の厚さとしては金属酸化物の材質、熔融/再結晶化条件等にもよるが、概ね0.5~10μmの範囲とするのが適当である。また、導通性を考慮して比抵抗は、10⁻³~1Ω・cmが好ましい。

【0022】再結晶させるSi103

金属酸化物層102に堆積されるSi層としては非単結晶、すなわち非晶質であっても結晶質であってもよく、あるいは非晶質と結晶質の混合したものであってもよい。

【0023】Si層を堆積させる方法としては、常圧CVD法、LPCVD法、プラズマ(高周波プラズマ、マイクロ波プラズマ等)CVD法、光CVD法、蒸着法、スパッタ法等、何でもよい。Si層の厚さは、概ね0.5~50μmの範囲が適当である。

【0024】また、再結晶化されたSi層は膜厚が数十μm以下で、結晶粒径が数百μmから数mmオーダが好ましい。再結晶化させる場合において、最高温度は1410~1450℃が好ましく、その時の保持時間は5秒~120秒が好ましい。さらに、熔融したSi層を固化させる時の降温速度は、結晶性にとって最も重要であり、0.1~5℃/秒が好ましい。

【0025】キャップ層104

本発明の方法において使用されるSi層103上のキャップ層104は堆積させたSi層が溶けて丸くなること、あるいは蒸発することを防ぐためであり、堆積させたSi膜の膜質を劣化させないものとしては、NSG、PSG(Phosphorous Silicate Glass)、BSG(Boron Silicate Glass)、Si₃N₄、ZnO等あるいはこれらの組み合わせが用いられ、これらは常圧CVD装置あるいはLPCVD装置またはスパッタ装置により形成される。特にPSGやBSGを用いることにより、熔融中にSi層へ不純物を導入して導電型を決定することも可能である。キャップ層の厚さとしては材質や組み合わせにもよるが、1~5μmの範囲とするのが適当である。

【0026】結晶成長法

また本発明の方法において使用される結晶成長法としては液相成長法、LPCVD法、常圧CVD法、プラズマCVD法、光CVD法、スパッタ法等が用いられるが、成長速度、結晶性の点から液相成長法を用いるのが好ましい。液相成長法における成長温度の範囲については溶媒の種類にもよるが、SiとSnを用いる場合には850℃以上1050℃以下に制御されるのが望ましい。また過冷却度については数℃程度が好ましく、降温速度については0.1~5℃/分の範囲に制御されるのが好ましい。

【0027】得られた多結晶Siの表面に半導体接合を形成する目的で不純物が導入されるが、導入する方法としてはイオン打ち込み法あるいは熱拡散法により行われ、不純物としてはn型ではP、As、Sb等が、また

p型ではB、Al等が選ばれる。あるいは多結晶Siの表面に多結晶Siの導電型とは異なる半導体層を堆積しても良く、これらの接合深さあるいは半導体層の厚さとしては導入される不純物の量にもよるが、0.01~1 μ mの範囲とするのが適当であり、0.02~0.5 μ mとするのがより好ましい。

【0028】また、再結晶化Si層あるいは結晶成長法により得られる多結晶Si層の最終的な膜厚については、太陽電池の特性上の要求等から10~200 μ mが適当であり、20~200 μ mがより好ましい。

【0029】(実験1) 金属酸化物上のSi層の熔融/再結晶化

0.5mm厚の金属級Si基板201の表面に金属酸化物層202としてZnOを通常のスパッタ法で2 μ m形成した(図2(a))。

【0030】その上に通常の真空蒸着装置によりSi層203を6 μ m堆積させた。このときのSi層はX線回折により調べたところ非晶質Siであった。このような金属級Si基板上のSi層に対し、キャップ層として常圧CVD装置によりNSG膜204を2 μ m堆積した(図2(b))。

【0031】次に、ハロゲンランプで光照射してSi層を熔融して再結晶化を行った(図2(c))。このときのランプ照射装置の概略図と熔融、再結晶化の温度シーケンスをそれぞれ図3(a)、(b)に示す。図3

(a)において、301は基板、302は石英チャンバ、303はランプ、304は冷却水、305はリフレクタである。

【0032】光照射終了後、再結晶化Si層203'上のNSG膜をHF水溶液で除去して再結晶化Si層の表面および断面の様子を光学顕微鏡および走査型電子顕微鏡で観察したところ、比較的平坦なSi層が得られており、膜厚も熔融前のそれとほぼ同じであった。Seccoエッチングにより結晶粒界を顕在化させたところ、再結晶化Si層203'の結晶粒径は最大数mmサイズまで拡大しており、またSi層表面のエッチピット密度は約10⁵個/cm²であった。

【0033】(実験2) また、実験1と同様にして金属酸化物層202としてNiOを通常のスパッタ法で金属級Si基板201の表面に2 μ m形成し、その上に通常の真空蒸着装置によりSi層203を8 μ m堆積させてランプ加熱で熔融して再結晶化を行った場合においても同様な再結晶化Si層が得られた。

【0034】(実験3) 実験1で得られた再結晶化Si層の上にさらに液相法により結晶成長を行った。通常のスライド方式の液相成長装置および溶媒、溶質にそれぞれSn、Siを用いて、成長開始温度950℃、過冷却度3℃、降温速度0.5℃/分、成長時間を60分として成長を行った(図2(d))。成長終了後、実験1と同様に基板表面を光学顕微鏡および走査型電子顕微鏡で

観察したところ、比較的平坦なSi層205が得られており、膜厚は約50 μ mであった。結晶粒径も下地である再結晶化Si層の大きさを受け継いでおり、また成長Si層表面のエッチピット密度は約5 \times 10⁴個/cm²であった。

【0035】(実験4) 実験3で得られた金属級Si基板上に大粒径Si結晶薄膜の表面にイオン打ち込みによりPを80keV、1 \times 10¹⁵/cm²の条件で打ち込み、800℃、30分でアニールしてn⁺層206を形成し、その上に集電電極207(Cr(0.02 μ m)/Ag(1 μ m)/Cr(0.004 μ m))/透明電極208(ITO(0.085 μ m))を真空蒸着により形成した(図2(e))。

【0036】このようにして作製した大粒径Si結晶薄膜/ZnO/金属級Si構造の太陽電池についてAM1.5(100mW/cm²)光照射下でのI-V特性について測定を行ったところ、セル面積2cm²で開放電圧0.55V、短絡光電流32mA/cm²、曲線因子0.75となり、変換効率13.2%が得られた。

【0037】このように、金属級Si基板上に金属酸化物/Si層を積層し、ランプ加熱によりSi層を熔融、再結晶化させることで大粒径Si薄膜が形成可能であり、これにより良好な特性を有する光電変換素子(太陽電池)(素子-1)が形成できることが示された。

【0038】(実験5) 比較例として、実験1の金属酸化物層202の代わりに、SiO₂を用い、それ以外は上述と同様にして形成した再結晶化Si層の表面および断面を観察したところ、実験1と同様に比較的平坦なSi層が得られたが、Seccoエッチングによるエッチピット密度は10⁷個/cm²もの大きな値となった。

【0039】(実験6) 実験5で得られたものを、実験4と同じ条件によって太陽電池(素子-2)を形成させた。

【0040】実験4で得られた素子-1と実験6で得られた素子-2を比較し、電気的コンタクトを取るために、素子-1と素子-2の金属級Siと、SiO₂及びZnOを、素子直下を一部分剥した後金属電極を形成させ、変換効率を比較した。

【0041】素子-1は、素子-2の約2倍の変換効率が得られ、再結晶化したSi層の膜質が太陽電池特性に大きく作用することがわかった。

【0042】

【実施例】以下、本発明の方法を実施して所望の太陽電池を形成するところをより詳細に説明するが、本発明はこれらの実施例により何ら限定されるものではない。

【0043】(実施例1) 実験4と同様にして金属級Si基板上に大粒径多結晶Si結晶太陽電池を作製した。

【0044】0.5mm厚の金属級Si基板の表面に金属酸化物層としてZnOを通常のスパッタ法で2 μ m形成し、その上に通常の真空蒸着装置によりn型Si層を

20 μm 堆積させた。このときのSi層はX線回折により調べたところ非晶質Siであった。このような金属級Si基板上的Si層に対し、キャップ層として常圧CVD装置によりNSG膜を2 μm 堆積後に、図3 (b)に示す温度シーケンスにより、再結晶化用の熱源であるハロゲンランプ (25 kW) で光照射してSi層を溶融して再結晶化を行った。

【0045】光照射終了後、再結晶化Si層上のNSG膜をHF水溶液で除去してSi結晶薄膜の表面にイオン打ち込みによりBを20 keV、 $1 \times 10^{15}/\text{cm}^2$ の条件で打ち込み、800℃、30分でアニールしてp⁺層を形成し、その上にEB (Electron Beam) 蒸着により集電電極 (Ti/Pd/Ag (0.04 μm /0.02 μm /1 μm)) /ITO透明導電膜をp⁺層上に形成した。

【0046】このようにして作製した大粒径Si結晶薄膜/ZnO/金属級Si構造の太陽電池についてAM 1.5 (100 mW/cm²) 光照射下でのI-V特性について測定を行ったところ、セル面積2 cm²で開放電圧0.56 V、短絡光電流25 mA/cm²、曲線因子0.74となり、変換効率10.4%が得られた。

【0047】(実施例2) 実施例1と同様にしてn⁺p接合を有する多結晶Si結晶太陽電池を作製した。図2 (a) ~ (e) にその作製プロセスを示す。

【0048】0.5 mm厚の金属級Si基板201の表面に金属酸化物層202としてZnOを通常のスパッタ法で2 μm 形成した (図2 (a))。

【0049】その上に通常のLPCVD装置によりSi層203を10 μm 堆積させた。このときのSi層はX線回折により調べたところ、結晶粒径が約8 nm程度の多結晶Siであった。このような金属級Si基板上的Si層上に、キャップ層204としてまたSi層の導電型を決定するものとして、常圧CVD装置によりBSG膜を2 μm 堆積した (図2 (b))。

【0050】続いて、図3 (a) のランプ照射装置を用い、図3 (b) に示す温度シーケンスによりハロゲンランプ (25 kW) で光照射してSi層を溶融して再結晶化を行った (図2 (c))。

【0051】BSGを約5%濃度のHF水溶液で室温で約10分処理し、除去した後に通常のスライド式ポート法による液相成長装置により溶媒にSnを用い、次の条件で結晶成長を行って大粒径Si結晶の薄膜205を得た (図2 (c))。すなわち、水素雰囲気中で、成長開始温度950℃、過冷却度3℃、降温速度0.5℃/分、成長時間55分で成長を行った。このようにして得られたSi結晶薄膜および再結晶化Si層の最終的な膜厚は約50 μm であった。

【0052】次に、Si結晶層の表面にPOCl₃を拡散源として900℃の温度でPの熱拡散を行ってn⁺層206を形成し、0.5 μm 程度の接合深さを得た。形成されたn⁺層表面の熱拡散で生じたデッド層をエッチングにより除去し、約0.2 μm の適度な表面濃度をもった接合深さを得た。さらにn⁺層の上に実施例1と同様にして集電電極207およびITO透明導電膜208を形成した (図2 (e))。

【0053】このようにして作製したn⁺-Si/p-Si結晶薄膜/ZnO/金属級Si構造の太陽電池についてAM 1.5 (100 mW/cm²) 光照射下でのI-V特性について測定を行ったところ、セル面積2 cm²で開放電圧0.56 V、短絡光電流34 mA/cm²量、曲線因子0.73となり、変換効率13.9%が得られた。

【0054】(実施例3) 実施例1、2と同様にしてp⁺ $\mu\text{c-Si}$ /多結晶Siヘテロ接合型太陽電池を作製した。図5 (a) ~ (e) に作製したヘテロ型太陽電池のプロセスを示す。

【0055】まず、金属級Si基板501上にZnOを反応性スパッタ法で2 μm 堆積した (図5 (a))。さらにその上にLPCVD法によりSi層503を12 μm 堆積し、キャップ層504として、またSi層503の導電型を決定するものとして、常圧CVD装置により、実施例2のBSG膜204に代えてPSG膜504を2 μm 堆積した (図5 (b))。図3 (b) に示す温度シーケンスによりハロゲンランプ (25 kW) で光照射してSi層を溶融して再結晶化を行った (図5 (c))。

【0056】なお、図3 (b) の100秒以上は同様にして降温してもよいが、生産効率向上の観点から急冷してもよい。

【0057】PSGをHF水溶液で除去した後に通常のスライド式ポート法による液相成長装置により溶媒にSn、溶質にSi (0.48重量%) を用い、水素雰囲気中で、成長開始温度950℃、過冷却度3℃、降温速度0.5℃/分、成長時間55分で成長を行った。このようにして得られたSi結晶薄膜の最終的な膜厚は約50 μm であった (図5 (d))。

【0058】続いて、実施例2のn⁺層206の代わりにp型 $\mu\text{c-Si}$ 406をSi結晶層405上に形成した。p型 $\mu\text{c-Si}$ 層406は通常のプラズマCVD装置により、表1に示す条件でSi結晶表面上に0.02 μm 堆積させた。この時の $\mu\text{c-Si}$ 膜の暗導電率は約10 S $\cdot\text{cm}^{-1}$ であった。

【0059】

【表1】

ガス流量比	基板温度	圧 力	放電電力
SiH_4/H_2 $= 1 \text{ c c} / 20 \text{ c c}$ $\text{B}_2\text{H}_6/\text{SiH}_4$ $= 2 \times 10^{-3}$	250℃	0.5 Torr	20W

また、透明導電膜408としてはITOを約0.1μm電子ビーム蒸着して形成し、さらにその上に集電電極407(Cr(0.02μm)/Ag(1μm)/Cr(0.004μm))を真空蒸着により形成した(図5(e))。

【0060】このようにして得られた $p^+ \mu c - \text{Si}$ /多結晶Siヘテロ接合型太陽電池のAM1.5照射下でのI-V特性の測定を行ったところ(セル面積1.6cm²)、開放電圧0.60V、短絡光電流35.2mA/cm²、曲線因子0.68となり、変換効率14.4%という高い値が得られた。

【0061】(実施例4)実施例1と同様にして図2に示すようなプロセスで、大粒径Si結晶太陽電池を作製した。

【0062】前述したように金属級Si基板上にZnOをスパッタ法で3μm堆積し、常圧CVD装置でZnO層表面にn型Si層を40μm堆積した。次にキャップ層として常圧CVD装置によりNSG膜を2μm堆積後に、図3(b)に示す温度シーケンスによりハロゲンランプで照射してSi層を溶融して再結晶化を行った。

【0063】照射終了後、再結晶化Si層上のNSG膜をHF水溶液で除去してSi結晶薄膜の表面に p^+ 層を形成するためにBSGを常圧CVD装置で堆積し、RTA(Rapid Thermal Annealing)処理を行った。堆積したBSGの膜厚は約0.6μmであり、RTA処理は1050℃、60秒の条件で行った。このときの接合深さは約0.2μmであった。

【0064】BSGをHF水溶液で除去した後、さらにSi結晶層の表面をドライ酸化により薄く酸化し(0.01μm程度)、フォトリソグラフィ法を用いて微細なグリッド形状に酸化膜をエッチングしその上にメタルマスクを用いてEB蒸着により集電電極(Ti/Pd/Ag(0.04μm/0.02μm/1μm))/透明導電膜ITO(0.085μm)を p^+ 層上に形成した。

【0065】このようにして作製した薄膜結晶太陽電池のAM1.5照射下でのI-V特性を調べたところ、セル面積2.5cm²で開放電圧0.58V、短絡光電流35mA/cm²、曲線因子0.72となり、14.6%の変換効率を得られた。

【0066】(実施例5)実施例1と同様にして図2に示すようなプロセスで、大粒径Si結晶太陽電池を作製した。

【0067】前述したように金属級Si基板上にNiOをスパッタ法で3μm堆積し、常圧CVD装置でNiO層表面にn型Si層を40μm堆積した。次にキャップ層としてスパッタ装置によりZnO膜を2μm堆積後に、図4(b)に示す温度シーケンスにより図4(a)の装置を用い、ハロゲンランプで照射してSi層を溶融して再結晶化を行った。図4(a)において、401は基板、402は石英チャンバ、403はランプ、404は冷却水、405はリフレクタである。図4(a)の装置では、熱源を上下方向で非対称に照射(上側の光強度>下側の光強度)することによって、金属級Siの溶融を防止しつつ効率的に再結晶化できる。

【0068】照射終了後、再結晶化Si層上のZnO膜をHCl水溶液で除去してSi結晶薄膜の表面に p^+ 層を形成するためにBSGを常圧CVD装置で堆積し、RTA(Rapid Thermal Annealing)処理を行った。堆積したBSGの膜厚は約0.6μmであり、RTA処理は1050℃、60秒の条件で行った。このときの接合深さは約0.2μmであった。

【0069】BSGをHF水溶液で除去した後、さらにSi結晶層の表面をドライ酸化により薄く酸化し(0.01μm程度)、フォトリソグラフィ法を用いて微細なグリッド形状に酸化膜をエッチングしその上にメタルマスクを用いてEB蒸着により集電電極(Ti/Pd/Ag(0.04μm/0.02μm/1μm))/透明導電膜ITO(0.085μm)を p^+ 層上に形成した。

【0070】このようにして作製した薄膜結晶太陽電池の特性を調べたところ、実施例4と同様の特性が得られた。

【0071】

【発明の効果】以上述べたように、本発明によれば、金属級Si基板/金属酸化物上に堆積したSi層をランプ加熱で溶融/再結晶化することにより大粒径Si層が形成でき、これを用いて量産性のある安価な太陽電池が製造されることが示された。

【0072】また、本発明によれば、特性の良好な薄膜結晶太陽電池を金属級Si基板上に簡便な工程で形成することが可能となった。これにより、量産性のある安価で良質の薄型太陽電池を市場に提供することが可能となる。

【図面の簡単な説明】

【図1】本発明の薄膜多結晶シリコン太陽電池の製造方

法の主要工程を説明する概念図である。

【図2】本発明の薄膜多結晶シリコン太陽電池の製造方法を説明した概念図である。

【図3】(a)は本発明の製造方法で使用したランプ照射装置を示す概念図であり、(b)は加熱の温度シーケンスの一例を示すグラフである。

【図4】(a)は本発明の製造方法で使用したランプ照射装置を示す概念図であり、(b)は加熱の温度シーケンスの一例を示すグラフである。

【図5】ヘテロ接合型太陽電池の製造工程を示した概念図である。

【図6】従来の多結晶Si薄膜セルの断面図である。

【符号の説明】

101, 201, 301, 401, 501 基板、

102, 202, 502 金属酸化物層、

103, 203, 503 Si層、

104, 204, 504 キャップ層、

105, 205, 505 Si成長層、

203' 再結晶化Si層、

206 n⁺層またはp⁺層、

506 p型μc-Si層、

207, 507 集電電極、

208, 508 透明導電層、

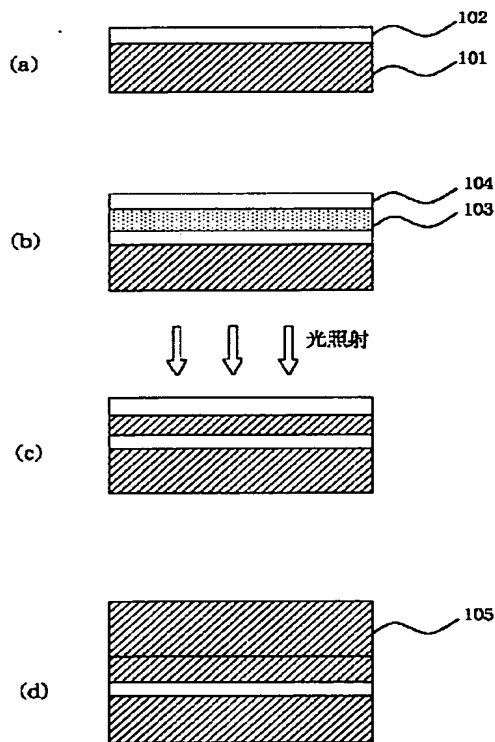
302, 402 石英チャンバ、

303, 403 ランプ、

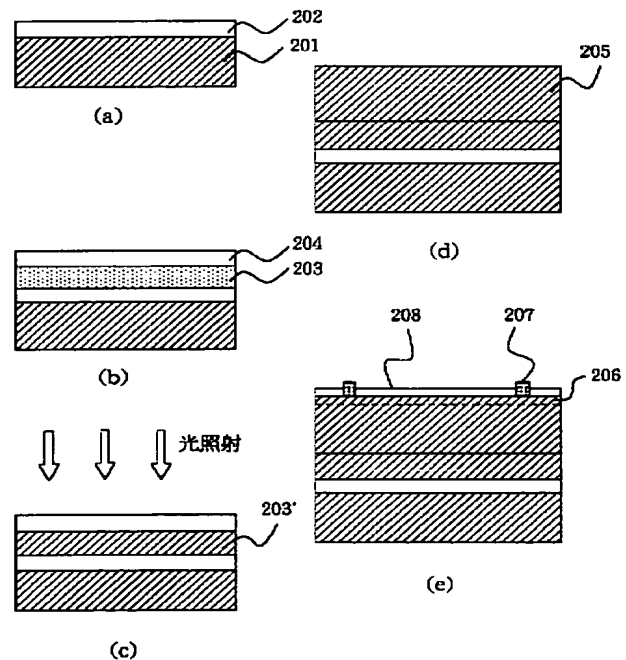
304, 404 冷却水、

305, 405 リフレクタ。

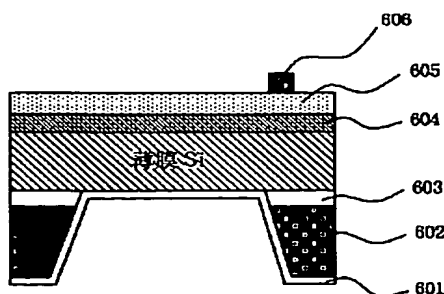
【図1】



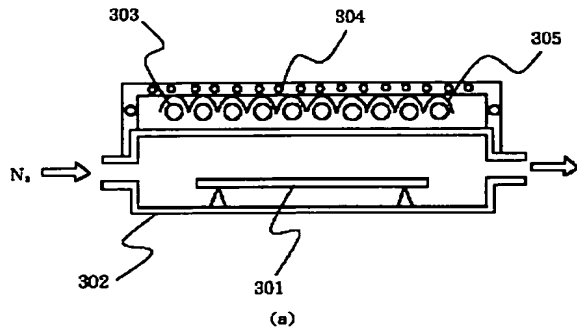
【図2】



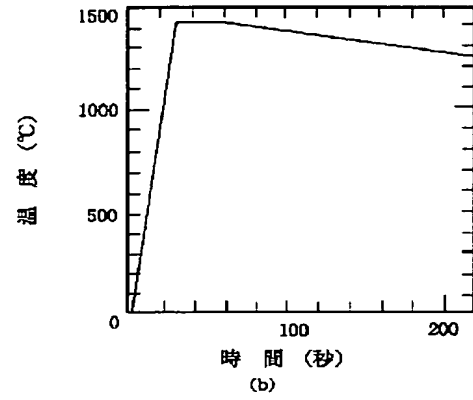
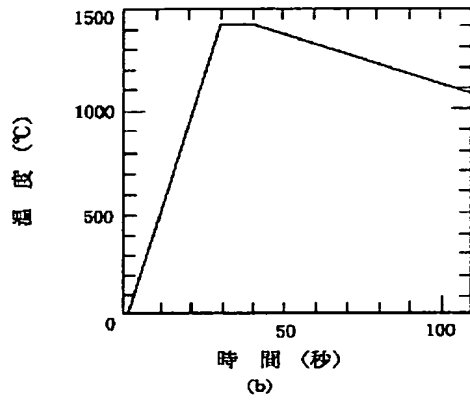
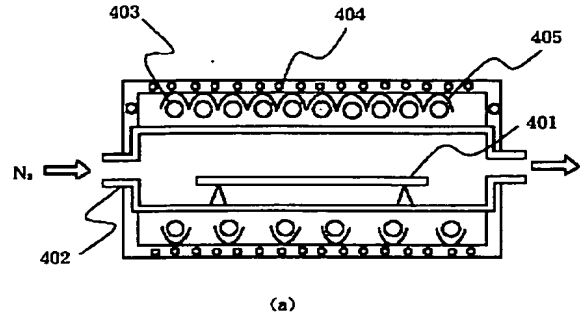
【図6】



【図 3】



【図 4】



【図 5】

